

PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM  
Internationales Büro

INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE  
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)



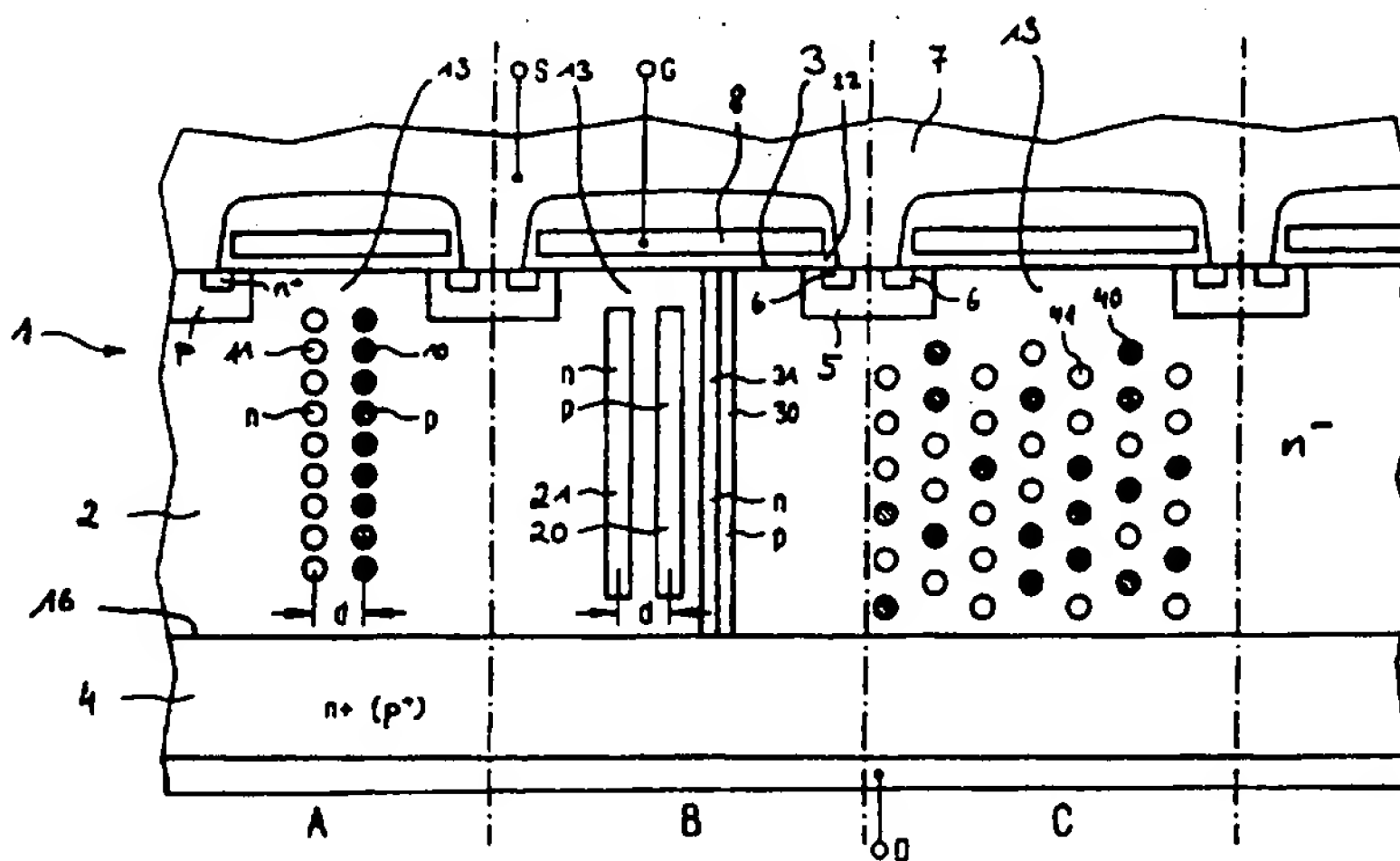
(D3)

B5

<p>(51) Internationale Patentklassifikation <sup>6</sup> : <b>H01L 29/78, 29/739, 29/10, 29/06, 21/225, 21/331, 21/336</b></p>	<p><b>A1</b></p>	<p>(11) Internationale Veröffentlichungsnummer: <b>WO 97/29518</b></p> <p>(43) Internationales Veröffentlichungsdatum: <b>14. August 1997 (14.08.97)</b></p>
<p>(21) Internationales Aktenzeichen: <b>PCT/DE97/00182</b></p> <p>(22) Internationales Anmeldedatum: <b>30. Januar 1997 (30.01.97)</b></p> <p>(30) Prioritätsdaten:              196 04 043.4      5. Februar 1996 (05.02.96)      DE              196 04 044.2      5. Februar 1996 (05.02.96)      DE</p> <p>(71) Anmelder (für alle Bestimmungsstaaten ausser US): <b>SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).</b></p> <p>(72) Erfinder; und          (75) Erfinder/Anmelder (nur für US): <b>TIHANYI, Jenő [DE/DE]; Isarweg 13, D-85551 Kirchheim (DE). STRACK, Helmut [AT/DE]; Speyerer Strasse 6, D-80804 München (DE). GEIGER, Heinrich [DE/DE]; A.-Mitterfellnerstrasse 10, D-83607 Holzkirchen (DE).</b></p>		<p>(81) Bestimmungsstaaten: <b>CN, JP, KR, US, europäisches Patent (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</b></p> <p><b>Veröffentlicht</b>  <i>Mit internationalem Recherchenbericht.          Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist. Veröffentlichung wird wiederholt falls Änderungen eintreffen.</i></p>

(54) Title: **FIELD EFFECT CONTROLLED SEMICONDUCTOR COMPONENT**

(54) Bezeichnung: **DURCH FELDEFFEKT STEUERBARES HALBLEITERBAUELEMENT**



(57) Abstract

The invention concerns a semiconductor component controllable through field effect with a vertical or lateral construction, i.e. MOSFETs and IGBTs. In the source-drain loading stage, recessed zones and complementary zones of opposing conducting types are made in the semiconductor body, i.e. in the inner zone for vertical components and in the drift zone for lateral components, the concentration in the regions doped by the first conducting type corresponding approximately to the concentration in the regions doped by the second conducting type.

**(57) Zusammenfassung**

Die Erfindung betrifft ein durch Feldeffekt steuerbares Halbleiterbauelement in vertikaler oder lateraler Bauweise, d.h. MOSFETs und IGBTs. In die Source-Drain-Laststrecke werden dabei in den Halbleiterkörper, d.h. bei vertikalen Bauelementen in die Innenzone und bei lateralen Bauelementen in die Driftzone, Ausräumzonen und Komplementärausräumzonen entgegengesetzter Leitungstypen eingebracht, wobei die Konzentration der vom ersten Leitungstyp dotierten Bereiche in etwa der Konzentration der vom zweiten Leitungstyp dotierten Bereiche entspricht.

**LEDIGLICH ZUR INFORMATION**

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AM	Armenien	GB	Vereinigtes Königreich	MX	Mexiko
AT	Österreich	GE	Georgien	NE	Niger
AU	Australien	GN	Guinea	NL	Niederlande
BB	Barbados	GR	Griechenland	NO	Norwegen
BE	Belgien	HU	Ungarn	NZ	Neuseeland
BF	Burkina Faso	IE	Irland	PL	Polen
BG	Bulgarien	IT	Italien	PT	Portugal
BJ	Benin	JP	Japan	RO	Rumänien
BR	Brasilien	KE	Kenya	RU	Russische Föderation
BY	Belarus	KG	Kirgisistan	SD	Sudan
CA	Kanada	KP	Demokratische Volksrepublik Korea	SE	Schweden
CF	Zentrale Afrikanische Republik	KR	Republik Korea	SG	Singapur
CG	Kongo	KZ	Kasachstan	SI	Slowenien
CH	Schweiz	LI	Liechtenstein	SK	Slowakei
CI	Côte d'Ivoire	LK	Sri Lanka	SN	Senegal
CM	Kamerun	LR	Liberia	SZ	Swasiland
CN	China	LK	Litauen	TD	Tschad
CS	Tschechoslowakei	LU	Luxemburg	TG	Togo
CZ	Tschechische Republik	LV	Lettland	TJ	Tadschikistan
DE	Deutschland	MC	Monaco	TT	Trinidad und Tobago
DK	Dänemark	MD	Republik Moldau	UA	Ukraine
EE	Estland	MG	Madagaskar	UG	Uganda
ES	Spanien	ML	Mali	US	Vereinigte Staaten von Amerika
FI	Finnland	MN	Mongolei	UZ	Usbekistan
FR	Frankreich	MR	Mauritanien	VN	Vietnam
GA	Gabon	MW	Malawi		

## Durch Feldeffekt steuerbares Halbleiterbauelement

Die Erfindung betrifft ein durch Feldeffekt steuerbares Halbleiterbauelement bestehend aus einem Halbleiterkörper,

- 5 a) mit einer inneren Zone vom ersten Leitungstyp, die an eine der Oberflächen des Halbleiterkörpers angrenzt,
- b) mit einer Drainzone, die an die Innenzone angrenzt,
- c) mit mindestens einer Basiszone vom zweiten Leitungstyp, die in die besagte Oberfläche des Halbleiterkörpers eingebettet ist,
- 10 d) mit mindestens einer Sourcezone vom ersten Leitungstyp, welche in die Basiszone eingebettet ist,
- e) mit mindestens einer Sourceelektrode, die jeweils eine Basiszone und die darin eingebetteten Sourcezonen kontaktiert und
- 15 f) mit einer gegen den gesamten Halbleiterkörper isolierten Gateelektrode.

Derartige vertikale durch Feldeffekt steuerbare Halbleiterbauelemente sind seit langem Stand der Technik. Zum einen sind sie als VMOS-Feldeffekttransistoren bekannt, sofern die Drainzone, die an die Innenzone angrenzt, vom selben Leitungstyp wie die Innenzone ist. Zum anderen sind solche durch Feldeffekt steuerbare Halbleiterbauelemente als IGBTs bekannt, sofern die Drainzone als Anodenzone ausgebildet ist und vom entgegengesetzten Leitungstyp ist wie die Innenzone.

Ferner betrifft die Erfindung auch durch Feldeffekt steuerbare Halbleiterbauelemente bestehend aus einem Halbleiterkörper vom ersten Leitungstyp,

- 30 a) mit einer Sourcezone und einer Drainzone vom zweiten Leitungstyp, die räumlich voneinander getrennt sind und jeweils mit einer Sourceelektrode und einer Drainelektrode versehen sind,
- 35 b) mit einer zwischen der Sourcezone und der Drainzone liegenden und an die Drainzone angrenzenden Driftzone vom zweiten Leitungstyp, und

c) mit einer gegen die Oberfläche des Halbleiterkörpers isolierten Gateelektrode, die die Sourcezone und die Driftzone teilweise überdeckt.

5 Solche lateralen durch Feldeffekt steuerbare Halbleiterbauelemente sind seit langer Zeit als laterale MOSFETs bekannt.

Die eingangs genannten Halbleiterbauelemente sind ausführlich in dem Buch Jens Peer Stengl; Jenő Tihanyi: Leistungs-MOSFET-Praxis, 2. Auflage, Pflaumverlag, München, 1992 erörtert.

Allen eingangs genannten Halbleiterbauelementen ist der Nachteil inhärent, daß der Durchlaßwiderstand  $R_{on}$  der Drain-Source-Laststrecke mit zunehmender Spannungsfestigkeit des Halbleiterbauelements zunimmt, da die Dicke der Innenzone bzw. der Driftzone zunehmen muß. Bei VMOS-MOSFETs liegt bei einer Spannung von 50 V der flächenbezogene Durchlaßwiderstand  $R_{on}$  bei ungefähr  $0,20 \text{ Ohm/m}^2$  und steigt bei einer Sperrspannung von 1000 V beispielsweise auf einen Wert von ca. 10

15  
20  $\text{Ohm/m}^2$  an.

Um diesen Nachteil zu beseitigen, wird in der US 5,216,275 ein vertikaler MOSFET vorgestellt, bei dem statt einer homogenen beispielsweise epitaktisch aufgewachsenen Innenzone alternierend Schichten vom ersten und vom zweiten Leitungstyp vorliegen. Der prinzipielle Aufbau ist dort insbesondere in den Figuren 4 und 5 sowie den dazu gehörigen Teilen der Beschreibung aufgezeigt. Insbesondere werden dort die abwechselnden p- und n-Schichten jeweils mit den Basiszonen und den Drainzonen verbunden. Dies führt jedoch zu einer starken Einschränkung im Design eines Halbleiterbauelements, da die Randbereiche nicht mehr frei gestaltet werden können.

25  
30

Aufgabe der vorliegenden Erfindung ist es daher, die eingangs genannten durch Feldeffekt steuerbaren Halbleiterbauelemente so weiterzubilden, daß trotz hoher Sperrspannung ein niedri-

35

ger Durchlaßwiderstand vorliegt und die im Stand der Technik aufgezeigten Nachteile beseitigt werden.

Erfindungsgemäß wird diese Aufgabe durch ein vertikales  
5 Leistungs-Halbleiterbauelement der eingangs genannten Art gelöst, bei dem in der Innenzone eine oder mehrere Ausräumzonen vom zweiten Leitungstyp und eine oder mehrere Komplementärausräumzonen vom ersten Leitungstyp vorgesehen sind, wobei die Gesamtmenge der Dotierung der Ausräumzonen in etwa  
10 der Gesamtmenge der Dotierung der Komplementärausräumzonen entspricht.

Ferner wird die Aufgabe durch ein durch Feldeffekt steuerbares Halbleiterbauelement in Lateralbauweise gelöst, bei dem  
15 in der Driftzone eine Vielzahl von Ausräumzonen vom zweiten Leitungstyp vorgesehen sind, wobei die Gesamtmenge der Dotierung der Driftzone in etwa der Gesamtmenge der Dotierung der Ausräumzonen entspricht.

20 Die Erfindung weist den Vorteil auf, daß durch einfaches Einbringen von -bei V-MOSFETs und IGBTs vorzugsweise gepaarten- Ausräumzonen und Komplementärausräumzonen, insbesondere entlang des Strompfades, zum einen durch die Komplementärausräumzonen eine gute Leitfähigkeit gewährleistet wird und sich  
25 zum anderen bei Erhöhung der Drainspannung diese Bereiche gegenseitig ausräumen, wodurch eine hohe Sperrspannung gesichert bleibt.

Liegt an den so ausgebildeten Halbleiterbauelementen eine  
30 Sperrspannung an, so bildet sich ausgehend vom pn-Übergang zwischen der Innenzone und der oder den Basiszonen bei den vertikalen Halbleiterbauelementen eine Raumladungszone aus, deren Ausdehnung mit steigender Sperrspannung wächst. Stößt die Raumladungszone an die Ausräumzonen an, so werden diese  
35 über das ausgeräumte Gebiet der Innenzone hochohmig an die Basiszonen angeschlossen. Bei weitersteigender Sperrspannung dehnt sich die Raumladungszone weiter aus, so daß auch ein

Teil der Ladungsträger aus den Ausräumzonen und Komplementärausräumzonen ausgeräumt wird. Bei weiterer Steigerung der Sperrspannung sind dann die Ladungsträger aus einem großen Teil der Innenzone und aus den Ausräumzonen und Komplementärausräumzonen vollständig ausgeräumt. Die Raumladungszone wird dadurch in Richtung der Drain- bzw. der Anodenzone verlagert. Bei maximal anliegender Spannung liegen die Ausräumzonen und die Komplementärausräumzonen vollständig in der Raumladungszone. Analog dazu ist die Funktion der Ausräumzonen und Komplementärausräumzonen bei den lateralen MOSFETs.

Da die Gesamtmenge an Dotierung in den Ausräumzonen in etwa der Gesamtmenge an Dotierung in den Komplementärausräumzonen entspricht, wird gewährleistet, daß bei Erhöhung der Drainspannung die derart gebildeten p--n-Bereiche sich gegenseitig vollständig ausräumen, d.h. wie eine einzige Isolatorzone verhalten, wodurch eine hohe Sperrspannung gesichert bleibt.

In einer Ausführungsform der vorliegenden Erfindung sind die Ausräumzone und die Komplementärausräumzone in der Innenzone jeweils paarweise angeordnet. Typischerweise weisen dann die paarweise eingebrachten Ausräumzonen und Komplementärausräumzonen in der Innenzone einen Abstand voneinander größer oder gleich 0 und kleiner oder gleich der Breite der Raumladungszone auf.

In einer alternativen Ausführung der vorliegenden Erfindung ist in die Innenzone eine einzige Komplementärausräumzone eingebracht, in die eine Vielzahl von Ausräumzonen eingebracht sind, wobei dann typischerweise der Abstand der Ausräumzonen innerhalb der Komplementärausräumzone zueinander kleiner gleich der Breite der Raumladungszone zwischen der Ausräumzone und der Komplementärausräumzone ist.

Bei dieser Ausführungsform können die in die Komplementärausräumzone eingebrachten Ausräumzonen in etwa kugelförmige, quaderförmige oder irreguläre Gestalt aufweisen.

Zweckmäßigerweise entspricht in einer Weiterbildung dieser alternativen Ausführungsform der vorliegenden Erfindung die Komplementärausräumzone der gesamten Innenzone.

5

Schließlich betrifft die Erfindung noch ein Verfahren zum Herstellen von paarweise angeordneten Ausräumzonen/Komplementärausräumzonen. Erfindungsgemäß wird dabei auf ein Substrat eine erste Epitaxieschicht aufgebracht, die p-Dotierstoffe  
10 und n-Dotierstoffe in etwa gleichen Mengen enthält, wobei die Diffusionskoeffizienten der beiden Dotierelemente sich deutlich voneinander unterscheiden. In die erste Epitaxieschicht werden danach Gräben geätzt und diese Gräben werden mit einer zweiten hochohmigen Epitaxieschicht aufgefüllt. Das so pro-  
15 zessierte Substrat wird daraufhin einem Tempersschritt unterworfen, bei dem die beiden unterschiedlich schnell diffundierenden Dotierelemente der ersten Epitaxieschicht in die zweite Epitaxieschicht eindiffundieren können. Aufgrund des unterschiedlichen Diffusionsverhaltens bilden sich danach  
20 paarweise Ausräumzonen und Komplementärausräumzonen an den Grabenrändern aus.

Die Erfindung ist in der Zeichnung beispielsweise veranschaulicht und im folgenden anhand der Zeichnung beschrieben.

25

Es zeigen:

Figur 1 einen Teilschnitt durch einen erfindungsgemäßen Vertikal-MOSFET der -in entsprechend mit A, B, C gekennzeichneten Bereichen- verschiedene Realisierungsmöglichkeiten aufzeigt,  
30

Figur 2 einen Teilschnitt durch einen alternativen erfindungsgemäßen V-MOSFET,

35

Figur 3 einen Teilschnitt durch einen weiteren erfindungsgemäßen V-MOSFET mit einer Grabenstruktur,



Figur 4 einen Teilschnitt durch einen weiteren erfindungsgemäßen V-MOSFET mit Grabenstruktur,

5 Figur 5 einen Teilschnitt durch einen erfindungsgemäßen V-MOSFET mit V-förmiger Grabenstruktur,

Figur 6 einen Teilschnitt durch einen erfindungsgemäßen lateralen MOSFET,

10

Figur 7a bis 7d zeigen jeweils teilweise Schnitte, anhand derer die charakteristischen Verfahrensschritte zur Herstellung eines erfindungsgemäßen vertikalen MOSFET gezeigt werden,

15

Figur 8a bis 8b jeweils teilweise Schnitte anhand derer alternative Verfahrensschritte zur Herstellung eines erfindungsgemäßen vertikalen MOSFET gezeigt werden, und

20

In den Figuren 1 bis 5 ist der Halbleiterkörper des Halbleiterbauelements mit 1 bezeichnet. Er hat eine sourceseitige Oberfläche 3 und eine drainseitige Oberfläche 16. Er weist eine n-dotierte Innenzone 2 auf, die an die Oberfläche 3 des Halbleiterkörpers 1 angrenzt. In die Oberfläche 3 sind mehrere Basiszonen 5 eingebettet. Diese Basiszonen 5 weisen zellenförmige Strukturen auf. Solche Zellenstrukturen können streifenförmig, sechseckig, dreieckig, rund oder viereckig sein. Die Basiszonen 5 haben den der Innenzone 2 entgegengesetzten Leitungstyp, d.h. sie sind im gezeigten Fall p-dotiert. In die Basiszonen 5 sind jeweils zwei stark n-dotierte Sourcezonen 6 eingebettet. Die Basiszonen 5 und die Sourcezonen 6 sind von Sourceelektroden 7 kontaktiert, die aus Metall, beispielsweise Aluminium bestehen.

35

An die andere Seite der Innenzone 2 grenzt eine stark n-dotierte Drainzone 4, bzw. im Fall eines IGBTs eine stark p-do-



tierte Anodenzone an. Diese ist über eine Metallisierung mit einer Drainelektrode 9 versehen.

Die Basiszonen 5 sind über Zwischenzellenzonen 13 räumlich  
5 voneinander getrennt.

Isoliert durch ein Gateoxid über der sourceseitigen Oberfläche 3 ist eine Gateelektrode 8 angeordnet. Die Gateelektrode 8 kann aus hochdotiertem Polysilizium bzw. aus Metall bestehen.  
10

In Figur 1 werden verschiedene Ausführungsformen der vorliegenden Erfindung der Übersichtlichkeit halber in einer einzigen Figur gezeigt.

15

Figur 1 zeigt in den Zwischenzellenzonen 13 innerhalb der Innenzone 2 verschiedene Ausräumzonen, Komplementärausräumzonen 10, 11 bzw. 20, 21 bzw. 30, 31 bzw. 40, 41 eingebracht. Diese können miteinander in Kontakt stehen, d.h. sie können einander berühren, sie müssen einander jedoch nicht berühren. So-  
20 fern sie einander berühren, was bei der gezeigten Komplementärausräumzone 30 und der gezeigten Ausräumzone 31 der Fall ist, bilden sie einen pn-Übergang.

25 Alle gezeigten Ausräumzonen sind p-dotiert und alle gezeigten Komplementärausräumzonen sind n-dotiert. Die Ausräumzonen und Komplementärausräumzonen können, wie im Bereich A mit den Bezugszeichen 10, 11 dargestellt, kugelförmig ausgebildet sein und sich entlang des Strompfades der Drain-Source-Laststrecke  
30 erstrecken. Im Bereich B sind die Komplementärausräumzonen 21, 31 und Ausräumzonen 20, 30 fadenförmig bzw. streifenförmig ausgebildet. Dort sind die Ausräumzonen 20 und Komplementärausräumzonen 21 innerhalb der Innenzone 2 „floatend“, d.h. frei schwebend, ausgeführt und füllen nur einen Teil der Innenzone 2 aus. Sie können aber auch -wie durch die Bezugszeichen 30, 31 angedeutet- von der sourceseitigen Oberfläche 3 bis zur drainseitigen Oberfläche 16 und/oder in die Drainzone  
35

4 hineinreichen. Wie im Bereich B gezeigt, kann der Abstand  $d$  der Ausräumzonen und Komplementärausräumzonen zueinander größer oder gleich 0 sein.

- 5 Im Bereich C ist eine weitere Ausführungsform dargestellt, bei der eine statistische Verteilung der Ausräumzonen und Komplementärausräumzonen 40, 41 vorgesehen ist. Dabei kann die Gestalt der Ausräumzonen und Komplementärausräumzonen 40, 41 sowie auch die Dotierungsverteilung innerhalb der einzel-  
10 nen Ausräumzonen bzw. Komplementärausräumzonen unregelmäßig sein.

- Erfindungswesentlich ist, daß die Gesamtmenge der Dotierung der Ausräumzonen in etwa der Gesamtmenge der Dotierung der  
15 Komplementärausräumzonen entspricht. Ferner ist zu beachten, daß die Summe der Volumenausdehnungen der eingebrachten Ausräumzonen ungefähr gleich oder kleiner der der Komplementärausräumzonen ist.

- 20 Des weiteren sollte im Fall der Anordnung gemäß dem Bereich C die durchschnittliche Konzentration der verteilten Ausräumzonen in etwa gleich oder größer der der eingebrachten Komplementärausräumzonen sein.

- 25 Der Abstand  $d$  zwischen den einzelnen Ausräumzonen und Komplementärausräumzonen sollte vorzugsweise kleiner als die Breite der Raumladungszone zwischen den Komplementärausräumzonen und Ausräumzonen bei der Durchbruchsspannung zwischen den benachbarten Ausräumzonen und Komplementärausräumzonen sein. Der  
30 Abstand  $d$  kann aber wie im Bereich B gezeigt, auch zu 0 werden.

Nachfolgend wird die Funktionsweise der in Figur 1 gezeigten Strukturen näher erläutert.

35

Bei kleiner Drainspannung ist die Leitfähigkeit gut, da die Komplementärausräumzonen niederohmig sind. Wird die Drain-

spannung erhöht, werden bei moderater Spannung, z.B. einer Spannung kleiner 30 V, die Ausräumzonen bzw. Komplementärausräumzonen gegenseitig ausgeräumt. Bei einer weiteren Spannungserhöhung wird nun die vertikale Feldstärke weiter erhöht und die Innenzone 2 nimmt die Spannung auf.

Im einzelnen erfolgt dieser Vorgang folgendermaßen:

Die Ausräumung startet von der sourceseitigen Oberfläche 3 unter der Gateelektrode 8 und in den Basiszonen 5 eingebetteten Sourcezonen 6. Sie schreitet dann in die Ausräumzonen bzw. die Komplementärausräumzonen voran. Wenn die Raumladungszone die ersten Ausräumzonen erreicht, bleiben diese Gebiete auf der Spannung, die das Potential der Raumladungszone erreicht hat. Dann wird die nächste Umgebung in Richtung der Drainzone 1 ausgeräumt. Dieser Vorgang wiederholt sich von Schicht zu Schicht. Auf diese Weise schreitet die Raumladungszone voran, bis die Zone unterhalb der eingebrachten Dotierungen innerhalb der Innenzone 2 erreicht wird. Insgesamt wird dann die Raumladungszone so aufgebaut, als ob die zusätzlich eingebrachten Ausraumzonen und Komplementärausräumzonen nicht vorhanden wären.

Die Spannungsfestigkeit wird dabei nur durch die Dicke der Innenzone 2 bestimmt. Somit kann die erfindungsgemäße Anordnung beide Erfordernisse erfüllen, nämlich einen niederohmigen Durchlaßwiderstand  $R_{on}$  bei gleichzeitig hoher Spannungsfestigkeit.

In der Figur 2 ist eine alternative Ausführungsform der vorliegenden Erfindung anhand eines V-MOSFETs gezeigt. Dort ist in eine n-dotierte Innenzone 2 eine sich von den Zwischenzellenzonen 13 unter die Basiszonen 5 erstreckende n-dotierte Komplementärausräumzone 51 eingebracht. Innerhalb dieser Komplementärausräumzone 51 sind eine Vielzahl von p-dotierten Ausräumzonen 50 eingebracht. Die Verteilung dieser Ausräumzonen 50 kann statistisch oder regelmäßig sein. Die Ausräumzo-

nen 50 können dabei eine beliebige Form aufweisen, wobei die in der Figur 2 gezeigten Ausräumzonen 50 eine in etwa kugelförmige Gestalt aufweisen. Auch hier ist die Gesamtmenge der Dotierungen in den verteilten Ausräumzonen 50 in etwa gleich  
5 der Gesamtmenge der Dotierungen in der n-dotierten Komplementärausräumzone 51. Ferner ist der Abstand zwischen den Ausräumzonen 50 kleiner als die Breite der Raumladungszone zwischen den Ausräumzonen 50 und der Komplementärausräumzone 51 bei der Durchbruchspannung zwischen den Ausräumzonen 50 und  
10 der Komplementärausräumzone 51.

Die Figur 3 zeigt ein weiteres Ausführungsbeispiel eines erfindungsgemäßen V-MOSFETs. Dieser MOSFET unterscheidet sich von den in den Figuren 1 bzw. 2 gezeigten in der Ausgestaltung der Innenzone 2. Unterhalb der durch Gateoxid 22 isolierten Gateelektroden 8 erstrecken sich hier von der sourceseitigen Oberfläche 3 der Innenzone 2 bis in die Drainzone  
15 4 hinein im Bereich der Zwischenzellenzonen 13 vertikale Gräben 14. Diese Gräben 14 sind teilweise oder vollständig mit isolierendem Material, z.B. Siliziumoxid und/oder schwach dotiertem Polysilizium aufgefüllt. Auch eine Kombination von mehreren übereinanderliegenden Isolationsschichten mit dazwischenliegenden schwach dotiertem Polysilizium ist möglich.

25 Die so mit isolierendem Material aufgefüllten Gräben 14 sind von der Innenzone 2 über eine n-dotierte Komplementärausräumzone 61 getrennt, welche mit einer p-dotierten Ausräumzone 60 versehen ist. Die so von den Ausräumzonen 60 und Komplementärausräumzonen 61 erzeugten Grabenumhüllungen sind in ihrer  
30 Dotierung dabei so bemessen, daß bei einer  $U_D$ -Spannung, welche kleiner als die Durchbruchspannung zwischen den Ausräumzonen 60 und Komplementärausräumzonen 61 ist, die Ausräumzone 60 und die Komplementärausräumzone 61 nahezu vollkommen ausgeräumt werden.

35

Der Querschnitt der Gräben 14 kann rund, streifenförmig oder beliebig sein. Die Gräben 14 müssen sich dabei nicht bis in

die Drainzone 4 erstrecken, vielmehr ist der Tiefenverlauf frei wählbar. Wird z.B. ein runder Grabenquerschnitt gewählt, so erhalten die den mit isolierendem Material aufgefüllten Graben 14 umhüllenden Ausräumzonen 60 und Komplementärausräumzonen 61 eine quasi zylindrische Form.

Die Reihenfolge der Dotierung der Ausräumzonen 60 und Komplementärausräumzonen 61 zwischen der Innenzone 2 und dem Graben 14 ist dabei beliebig, d.h. die Komplementärausräumzone 60 kann sowohl zwischen Graben 14 und Komplementärausräumzone 61 als auch zwischen Komplementärausräumzone 61 und Innenzone 2 angeordnet sein.

Ferner ist es auch möglich, nur einen Teil der Grabenwände mit Ausräumzonen 60 und Komplementärausräumzonen 61 zu belegen.

Die Figur 4 zeigt ein weiteres Ausführungsbeispiel entsprechend der in Figur 3 dargestellten Anordnung. Der Unterschied zur Anordnung gemäß Figur 3 besteht in der Ausgestaltung der Gateelektrode. Im Gegensatz zu der in Figur 3 dargestellten Anordnung ist hier die Gateelektrode zweigeteilt bzw. weist eine Gateaussparung 19 auf, die die Gateelektrode in einen ersten Teilbereich 17 und einen zweiten Teilbereich 18 aufteilt. Sinn dieser Anordnung ist, daß durch eine so ausgebildete Gateelektrode der darunter befindliche Graben 14 maskiert wird. Dadurch kann ein vereinfachtes Herstellungsverfahren des Grabens 14 erzielt werden. Wie bei bekannten Strukturen, bei denen das Gate zur Maskierung bestimmter Bereiche während des Herstellungsverfahrens dient, wird hier durch die Form des Gates die Ausbildung des Grabens 14 entsprechend der Formgebung der Gateaussparung 19 eingestellt.

Figur 5 zeigt ein weiteres Ausführungsbeispiel eines vertikalen MOSFETs. Der hier gezeigte V-MOSFET entspricht ebenfalls im wesentlichen der in Figur 3 wiedergegebenen Struktur mit dem Unterschied, daß der Graben 14' hier als annähernd V-för-

miger Graben ausgebildet ist. Dementsprechend sind auch die Ausräumzonen und Komplementärausräumzonen V-förmig ausgebildet. Ebenso ist es jedoch auch denkbar, den Scheitel bzw. Umkehrpunkt des Grabens 14' U-förmig auszubilden. Ein derartiger Trench-V-MOSFET ist leicht herstellbar, wenn die Gräben wie in Figur 5 dargestellt, V-förmig ausgebildet sind, wobei ein sehr kleiner Winkel  $\Phi$ , vorzugsweise  $5^\circ$  bis  $10^\circ$  verwendet wird. Dann können die Grabenwände 15' durch Ionenimplantation mit einem Einfallswinkel von  $0^\circ$  mit hoher Genauigkeit und Gleichmäßigkeit belegt werden. Die unterschiedlichen Dotierungen der Ausräumzonen und Komplementärausräumzonen können aus der Grabenwand durch eine oder mehrere Hochtemperaturbehandlungen in das einkristalline Silizium der Drainzone 4 und der Innenzone 2 eingetrieben werden. Es ist hier auch denkbar, daß jeweils nur eine Grabenseitenwand mit einer Ausräumzone bzw. einer Komplementärausräumzone belegt wird.

Figur 6 zeigt ein weiteres Ausführungsbeispiel, welches einen lateralen MOSFET darstellt. Wie aus der Figur 6 ersichtlich ist, besteht der laterale MOSFET aus einem Halbleiterkörper 1 mit einer p-dotierten Innenzone 2. In die p-dotierte Innenzone 2 ist auf deren Oberfläche 3 eine n-dotierte Sourcezone 6 eingebracht. In der n-dotierten Sourcezone 6 befindet sich eine Sourceelektrode 7 aus Metallsilizid, welche mit einem Sourceanschluß S verbunden ist. Ferner ist eine ebenfalls n-dotierte Drainzone 4 in die Oberfläche 3 des Halbleiterkörpers 1 eingebracht. Die n-dotierte Drainzone 4 weist wiederum eine Drainelektrode 9 aus Metallsilizid auf, die einen Drainanschluß D aufweist. Zwischen Sourcezone 6 und Drainzone 4 befindet sich eine Driftzone 12, die schwach n-dotiert ist. In diese Driftzone 12 sind wiederum Ausräumzonen 10 eingebracht, die p-dotiert sind. Der Abstand der einzelnen p-dotierten Ausräumzonen 10 zueinander ist vorzugsweise wiederum kleiner als die Breite der Raumladungszone zwischen der eingebrachten p-dotierten Ausräumzonen 10 und der schwach n-dotierten Driftzone 12. Auch hier ist die Gesamtmenge der Dotierungen in den verteilten p-dotierten Ausräumzonen 10 in



etwa gleich mit der Gesamtmenge der Dotierungen in der schwach n-dotierten Driftzone 12.

Über dem Halbleiterkörper befindet sich in bekannter Weise  
5 eine Gateelektrode 8, die gegenüber dem gesamten Halbleiterkörper 1 über ein Gateoxid 22 isoliert ist. Die Gateelektrode 8 kann auch in bekannter Weise so ausgestaltet werden, daß der Abstand zwischen der Gateelektrode 8 und der p-dotierten Innenzone 2 von der Sourcezone 6 in Richtung der Drainzone 4  
10 zunimmt.

Die Funktionsweise einer derartigen lateralen erfindungsgemäßen Struktur wird im folgenden näher erläutert. Bei kleiner Drainspannung ist die Leitfähigkeit gut, da die n-dotierte  
15 Driftzone 12 niederohmig ist. Wird die Drainspannung moderat erhöht, so räumen sich die Ausräumzonen 10 und die Driftzone 12 gegenseitig aus. Bei einer weiteren Spannungserhöhung wird nun die laterale Feldstärke derart erhöht, daß das ganze Volumen der Driftzone 12 ausgeräumt wird. Der zwischen der  
20 Driftzone 12 und der Sourcezone 6 liegende Bereich der Innenzone 2 nimmt dann die weitere Spannung auf.

Die Figuren 7a bis 7d zeigen ein mögliches Herstellungsverfahren für ein vertikales Halbleiterbauelement gemäß der vorliegenden Erfindung. Auf einem n'-dotierten Substrat 94 wird eine  
25 erste dünne n'-dotierte Schicht 92 epitaktisch aufgewachsen. Diese wird beispielsweise durch entsprechende Maskierung und Ionenimplantation mit sich abwechselnden n-dotierten bzw. p-dotierten Bereichen 95, 96 dotiert. Die Dotierung kann  
30 selbstverständlich auch durch andere bekannte Verfahren erfolgen.

Danach wird, wie in Figur 7b zu sehen ist, eine weitere n'-dotierte Schicht 97 epitaktisch aufgebracht. Durch Wiederholen dieses Schrittes wird durch eine mehrstufige Epitaxieabscheidung schließlich die n'-dotierte Zone 92 bis zu den noch  
35 einzubringenden Basiszonen 98 vervollständigt.



Je nach verwendeten Masken können pro Schicht die unterschiedlichsten Strukturen gebildet werden. Die Dotierungen der Ausräumzonen 95 und Komplementärausräumzonen 96 können z.B. derart gewählt werden, daß sich die einzelnen Ausräumzonen 95 und Komplementärausräumzonen 96 einer Schicht nach einer Hochtemperaturbehandlung mit denjenigen der darunterliegenden Schicht verbinden, so daß sich insgesamt, wie in Figur 7c dargestellt, streifenförmige Ausräumzonen 95 und streifenförmige Komplementärausräumzonen 96 ausbilden. Die in den einzelnen Schichten dotierten Ausräumzonen 95 und Komplementärausräumzonen 96 können jedoch auch voneinander getrennt sein, wie es in den Bereichen A und C in den in der Figur 1 dargestellt ist. Durch entsprechende Wahl der Masken können auch statistische räumliche Verteilungen der einzelnen Gebiete erreicht werden.

Schließlich werden die Basiszonen 98 und die Sourcezonen 99 eine weitere aufgebrauchte Epitaxieschicht eingebracht und in den übrigen Bereiche kann z.B. eine weitere Dotierung von Ausräumzonen und Komplementärausräumzonen erfolgen, so daß sich die streifenförmigen Ausräumzonen 95 und Komplementärausräumzonen 96 in den Zwischenzellenzonen 100 bis zur Oberfläche erstrecken.

Die am Randbereich eingebrachten Ausräumzonen und Komplementärausräumzonen in Figur 7d sind mit 95' und 96' bezeichnet. Diese am Rand liegenden Ausräumzonen 95' und Komplementärausräumzonen 96' werden vorzugsweise schwächer als die im Inneren des Halbleiterkörpers liegenden übrigen Ausräumzonen 95 und Komplementärausräumzonen 96 dotiert. Es folgen nun weitere Schritte zur Aufbringung der Gateelektrode 101 bzw. der Randgateelektrode 101' und der Sourceelektrode 102 in bekannter Weise.

In den Figuren 8a bis 8c wird ein weiteres verbessertes Verfahren zur Herstellung eines vertikalen durch Feldeffekt

steuerbaren Halbleiterbauelements gemäß der vorliegenden Erfindung gezeigt. Dort geschieht das Einbringen der Ausräumzonen 95' und Komplementärausräumzonen 96' über den Umweg einer ersten speziellen epitaktisch abgeschiedenen Schicht. Auf einem Substrat 94' wird eine erste Epitaxieschicht 92' aufgebracht, die gleichzeitig p-Dotierstoffe und n-Dotierstoffe in etwa gleichen Mengen enthält. Dabei sind die Dotierstoffe so gewählt werden, daß die Diffusionskoeffizienten der beiden Dotierelemente sich deutlich voneinander unterscheiden. Besonders geeignet sind als p-Dotierstoff Bor und als n-Dotierstoff Arsen, da der Diffusionskoeffizient von Arsen etwa 10 mal größer ist als der von Bor.

Danach werden Gräben 93' in den gewünschten geometrischen Ausmaßen in diese erste Epitaxieschicht 92' geätzt, wobei es auf eine extrem gute Reproduzierbarkeit bei diesem Schritt nicht ankommt.

Danach werden die Gräben 93' mit einer zweiten hochohmigen Epitaxieschicht 97' aufgefüllt, wobei diese zweite Epitaxieschicht 97' den Graben in der Weise ausfüllt, daß keinerlei Kristallstörungen auftreten. Dies ist in Figur 8b veranschaulicht.

Schließlich wird der so prozessierte Halbleiterkörper danach einem Temperaturschritt unterworfen, bei dem die beiden unterschiedlich schnell diffundierenden Elemente der ersten Epitaxieschicht 92', z.B. also die Dotierstoffe Arsen und Bor, in die zweite Epitaxieschicht 97' eindiffundieren können. Aufgrund des unterschiedlichen Diffusionskoeffizienten reichert sich der besser diffundierende Dotierstoff, im vorliegenden Beispiel Bor, in der zweiten Epitaxieschicht 97' an, während der schlechter diffundierende Dotierstoff, im vorliegenden Beispiel Arsen, in der ersten Epitaxieschicht 92' am Rand zum Graben überwiegt.

Nach diesem Temperschritt, der auch mit den nachfolgenden Schritten des Herstellungsprozesses für das zu fertigende Halbleiterbauelement kombiniert werden kann, ist am Rande des Grabens jeweils eine Ausräumschicht 95' und eine Komplementärausräumschicht 96' vorhanden. Die Gesamtmenge von p-Dotierung bzw. n-Dotierung ist somit immer etwa gleich groß, da die ursprünglich eingebrachte Dotierung durch den beschriebenen Prozeß nun anders verteilt wird. Der Prozeß ist demnach quasi selbstjustierend.

10

Die Einbringung der Basiszonen, Sourcezonen, sowie die Aufbringung der Gateelektrode und die Ausbildung der Randbereiche erfolgt analog zu dem Verfahren, das oben beschrieben wurde.

15

Die in den Figuren 7 und 8 gezeigten Verfahren lassen sich leicht zur Herstellung von lateralen MOSFETs modifizieren.

20

Zusammenfassend läßt sich sagen, daß durch die vorliegende Erfindung sowohl vertikale wie auch laterale MOSFETs sowie IGBTs mit niedrigem Durchlaßwiderstand  $R_{on}$  bei gleichzeitig hoher Sperrspannung vorgesehen werden können. Wesentlich ist die Ausbildung von paarweisen p- bzw. n-dotierten Bereichen, welche strukturiert oder statistisch eingebracht sind, wobei vorzugsweise streifenförmige Bereiche vorgesehen sind, die entlang des Strompfades der Laststrecke ausgebildet sind. Die vorliegende Erfindung ist dabei sowohl bei MOSFETs vom p-Kanal wie auch bei MOSFETs vom n-Kanal oder auch entsprechenden IGBTs anwendbar.

30

35

## Bezugszeichenliste

	1	=	Halbleiterkörper
	2	=	Innenzone
5	3	=	sourceseitige Oberfläche
	4	=	Drainzone
	5	=	Basiszone
	6	=	Sourcezone
	7	=	Sourceelektrode
10	8	=	Gateelektrode
	9	=	Drainelektrode
	10	=	Ausräumzone
	11	=	Komplementärausräumzone
	12	=	Driftzone
15	13	=	Zwischenzellenzone
	14	=	Graben
	15	=	Grabenwand
	16	=	drainseitige Oberfläche
	17	=	Gateaussparung
20	18	=	erster Gatebereich
	19	=	zweiter Gatebereich
	20, 30, 40, 50, 60, 70	=	Ausräumzone
	21, 31, 41, 51, 61, 71	=	Komplementärausräumzone
	22	=	Gateoxid
25	92	=	erste n'-Epitaxieschicht
	92'	=	erste Epitaxieschicht
	93'	=	Graben
	94	=	n'-Substrat
	94'	=	Substrat
30	95	=	p-dotierter Bereich = Ausräumzone
	95'	=	Ausräumschicht
	95*	=	Randausräumzone
	96	=	n-dotierter Bereich = Komplementärausräumzone
	96'	=	Komplementärausräumschicht
35	96*	=	Randkompanz
	97	=	zweite n'-Epitaxieschicht
	97'	=	zweite Epitaxieschicht

98 = Basiszone  
99 = Sourcezone  
100 = Zwischenzellenzone  
101 = Gateelektrode  
5 101' = Randgateelektrode  
102 = Sourceelektrode

## Patentansprüche

1. Durch Feldeffekt steuerbares Halbleiterbauelement bestehend aus einem Halbleiterkörper (1)
  - 5 a) mit einer Innenzone (2) vom ersten Leitungstyp, die an eine der Oberflächen (3) des Halbleiterkörpers (1) angrenzt,
  - b) mit einer Drainzone (4), die an die Innenzone (2) angrenzt,
  - 10 c) mit mindestens einer Basiszone (5) vom zweiten Leitungstyp, die in die besagte Oberfläche (3) des Halbleiterkörpers (1) eingebettet ist,
  - d) mit mindestens einer Sourcezone (6) vom ersten Leitungstyp, welche in die Basiszone (5) eingebettet ist,
  - 15 e) mit mindestens einer Sourceelektrode (7) die jeweils eine Basiszone (5) und die darin eingebetteten Sourcezone (6) kontaktiert, und
  - f) mit einer gegen den gesamten Halbleiterkörper (1) isolierten Gateelektrode (8),
  - 20 d a d u r c h g e k e n n z e i c h n e t , daß
  - g) in der Innenzone (2) eine Vielzahl von Ausräumzonen (10) vom zweiten Leitungstyp und eine oder mehrere Komplementärausräumzonen (11) vom ersten Leitungstyp vorgesehen sind,
  - 25 h) wobei die Gesamtmenge der Dotierung der Ausräumzonen (10) in etwa der Gesamtmenge der Dotierung der Komplementärausräumzonen (11) entspricht.
2. Halbleiterbauelement nach Anspruch 1,
  - 30 d a d u r c h g e k e n n z e i c h n e t , daß die Ausräumzonen (10) und die Komplementärausräumzonen (11) in der Innenzone (2) jeweils paarweise angeordnet sind.
3. Halbleiterbauelement nach Anspruch 2,
  - 35 d a d u r c h g e k e n n z e i c h n e t , daß die Ausräumzonen (10) und die Komplementärausräumzonen (11) sich bis in die Drainzone (4) erstrecken.

4. Halbleiterbauelement nach Anspruch 2 oder 3,  
dadurch gekennzeichnet, daß die paar-  
weise eingebrachten Ausräumzonen (10) und Komplementäraus-  
5 räumzonen (11) in der Innenzone (2) und/oder der Drainzone  
(4) einen Abstand voneinander größer gleich 0 und kleiner  
gleich der Breite der Raumladungszone aufweisen.
5. Halbleiterbauelement nach einem der Ansprüche 1 bis 4,  
10 dadurch gekennzeichnet, daß die Aus-  
räumzonen (10) und/oder die Komplementärausräumzonen (11)  
streifenförmig oder fadenförmig oder in etwa kugelförmig aus-  
gebildet sind.
- 15 6. Halbleiterbauelement nach Anspruch 1,  
dadurch gekennzeichnet, daß in den  
vorliegenden Zwischenzellenzonen (13) Gräben (14) vorgesehen  
sind, die sich von der sourceseitigen Oberfläche (3) in die  
Innenzone (2) erstrecken, wobei die Gräben (14) mit we-  
20 nigstens einem Isolator aufgefüllt sind und die Gräben (14)  
an ihren Grabenwänden (15) mit paarweise angeordneten Aus-  
räumzonen (10) und Komplementärausräumzonen (11) versehen  
sind.
- 25 7. Halbleiterbauelement nach Anspruch 6,  
dadurch gekennzeichnet, daß die Grä-  
ben (14) annähernd V-förmig ausgebildet sind.
8. Halbleiterbauelement nach Anspruch 6,  
30 dadurch gekennzeichnet, daß die Grä-  
ben (14) annähernd U-förmig ausgebildet sind.
9. Halbleiterbauelement nach Anspruch 1,  
dadurch gekennzeichnet, daß eine ein-  
35 zelne Komplementärausräumzone (11) vorgesehen ist, in die  
eine Vielzahl von Ausräumzonen (10) eingebracht sind.



10. Halbleiterbauelement nach Anspruch 9,  
dadurch gekennzeichnet, daß die Aus-  
räumzonen (10) in etwa kugelförmig ausgebildet sind.
- 5 11. Halbleiterbauelement nach Anspruch 9,  
dadurch gekennzeichnet, daß die ein-  
zelne Komplementärausräumzone (11) mit der Innenzone (2)  
identisch ist.
- 10 12. Verfahren zum Herstellen von paarweise angeordneten Aus-  
räumzonen/Komplementärausräumzonen,  
gekennzeichnet durch folgende Schritte:  
1. Auf ein Substrat wird eine erste Epitaxieschicht aufge-  
bracht, die p-Dotierstoffe und n-Dotierstoffe in etwa  
15 gleichen Mengen enthält, wobei die Diffusionskoeffizienten  
der beiden Dotierelemente sich deutlich voneinander unter-  
scheiden;  
2. In die erste Epitaxieschicht werden Gräben geätzt;  
3. Die Gräben werden mit einer zweiten hochohmigen Epitaxie-  
20 schicht aufgefüllt;  
4. Das so prozessierte Substrat wird daraufhin einem Temper-  
schritt unterworfen, bei dem die beiden unterschiedlich  
schnell diffundierenden Dotierelemente der ersten Epita-  
xieschicht in die zweite Epitaxieschicht eindiffundieren  
25 können und aufgrund des unterschiedlichen Diffusionsver-  
haltens sich paarweise Ausräumzonen und Komplementäraus-  
räumzonen an den Grabenrändern ausbilden.
13. Durch Feldeffekt steuerbares Halbleiterbauelement beste-  
30 hend aus einem Halbleiterkörper (1) vom ersten Leitungstyp  
a) mit einer Sourcezone (6) und einer Drainzone (4) vom zwei-  
ten Leitungstyp, die räumlich voneinander getrennt sind  
und jeweils mit einer Sourceelektrode (7) und einer  
Drainelektrode (9) versehen sind,  
35 b) mit einer zwischen der Sourcezone (6) und der Drainzone  
(4) liegenden und an die Drainzone (4) angrenzenden Drift-  
zone (12) vom zweiten Leitungstyp,

- c) mit einer gegen die Oberfläche (3) des Halbleiterkörpers  
(1) isolierten Gateelektrode (8), die die Sourcezone (6)  
und die Driftzone (12) teilweise überdeckt,  
dadurch gekennzeichnet, daß
- 5 d) in der Driftzone (12) eine oder mehrere Ausräumzonen (10)  
vom zweiten Leitungstyp vorgesehen sind,
- e) wobei die Gesamtmenge der Dotierung der Driftzone (12) in  
etwa der Gesamtmenge der Dotierung der Ausräumzonen (10)  
entspricht.
- 10
14. Halbleiterbauelement nach Anspruch 13,  
dadurch gekennzeichnet, daß der Ab-  
stand der Ausräumzonen (10) voneinander kleiner gleich der  
Breite der Raumladungszone zwischen der Driftzone (12) und
- 15 den Ausräumzonen (10) ist.
15. Halbleiterbauelement nach Anspruch 13 oder 14,  
dadurch gekennzeichnet, daß die in  
der Driftzone (12) eingebrachten Ausräumzonen (10) in etwa
- 20 kugelförmig ausgebildet sind.

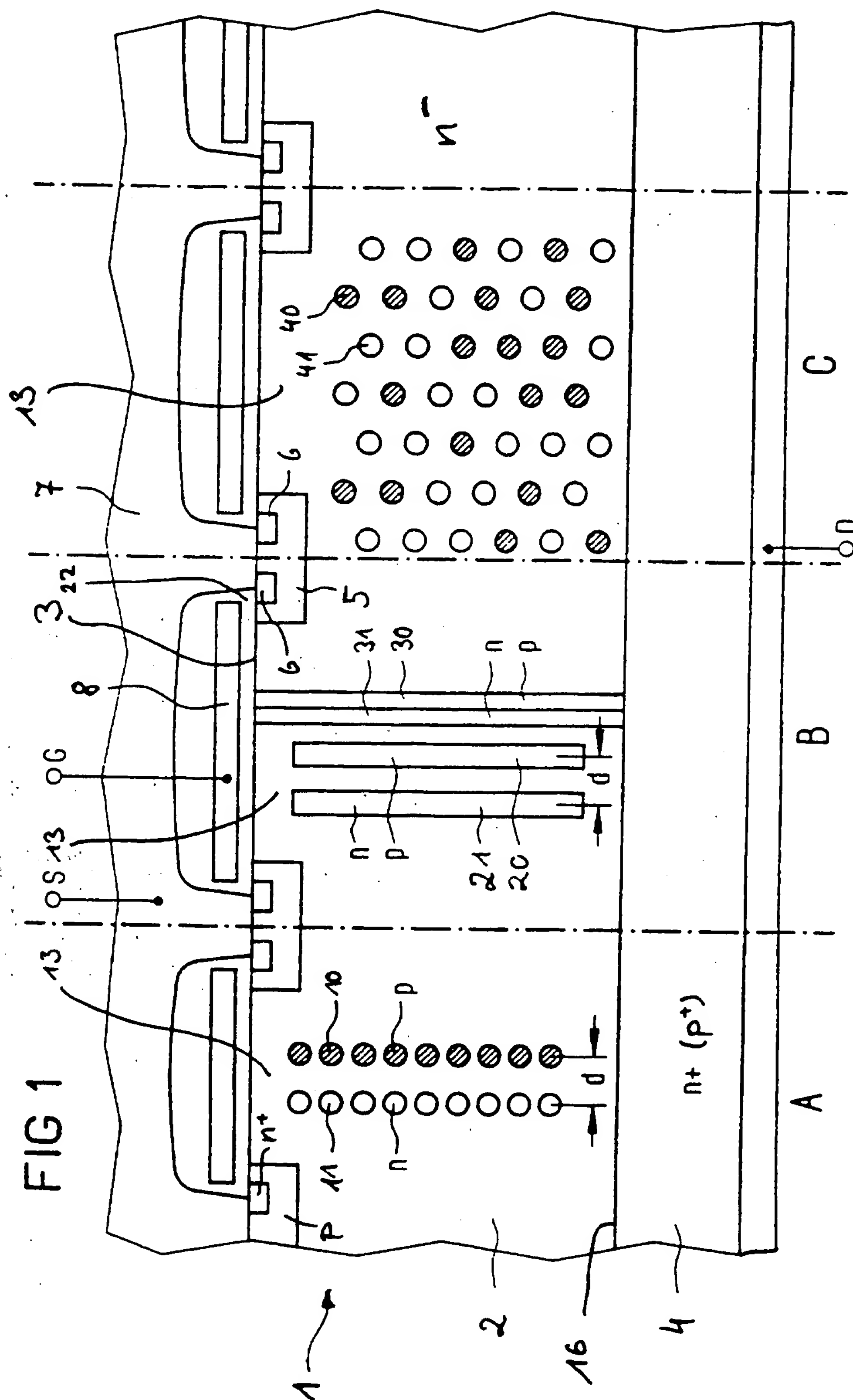


FIG 2

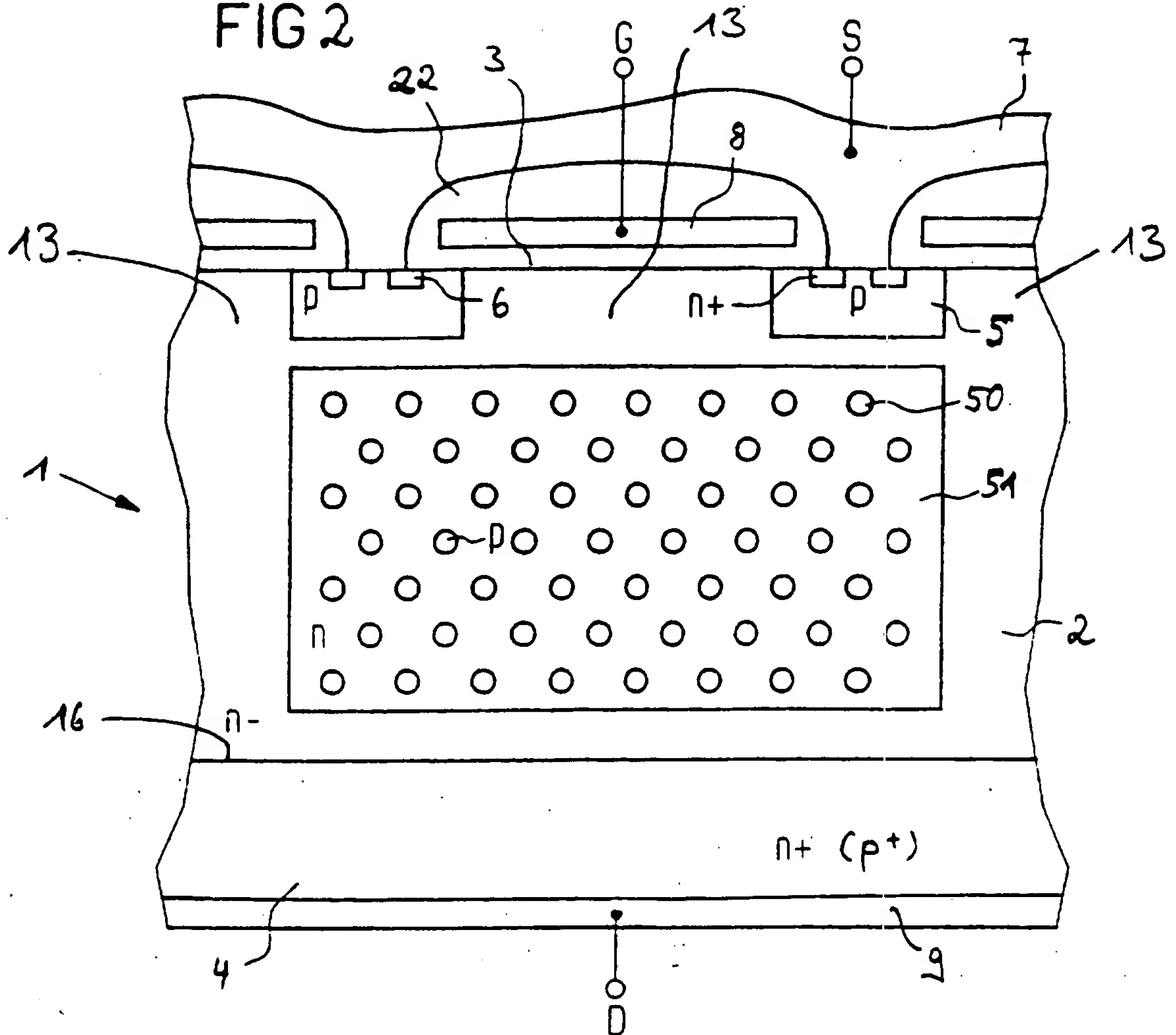
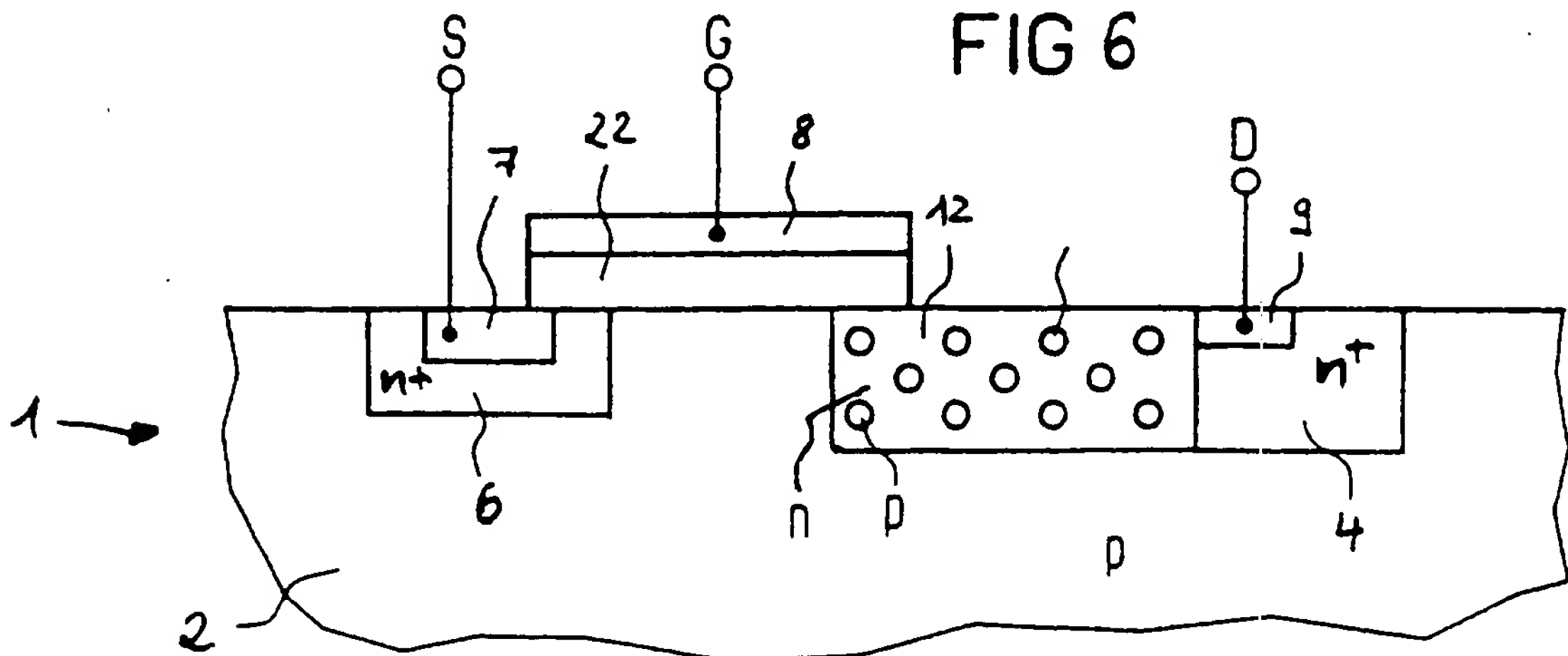
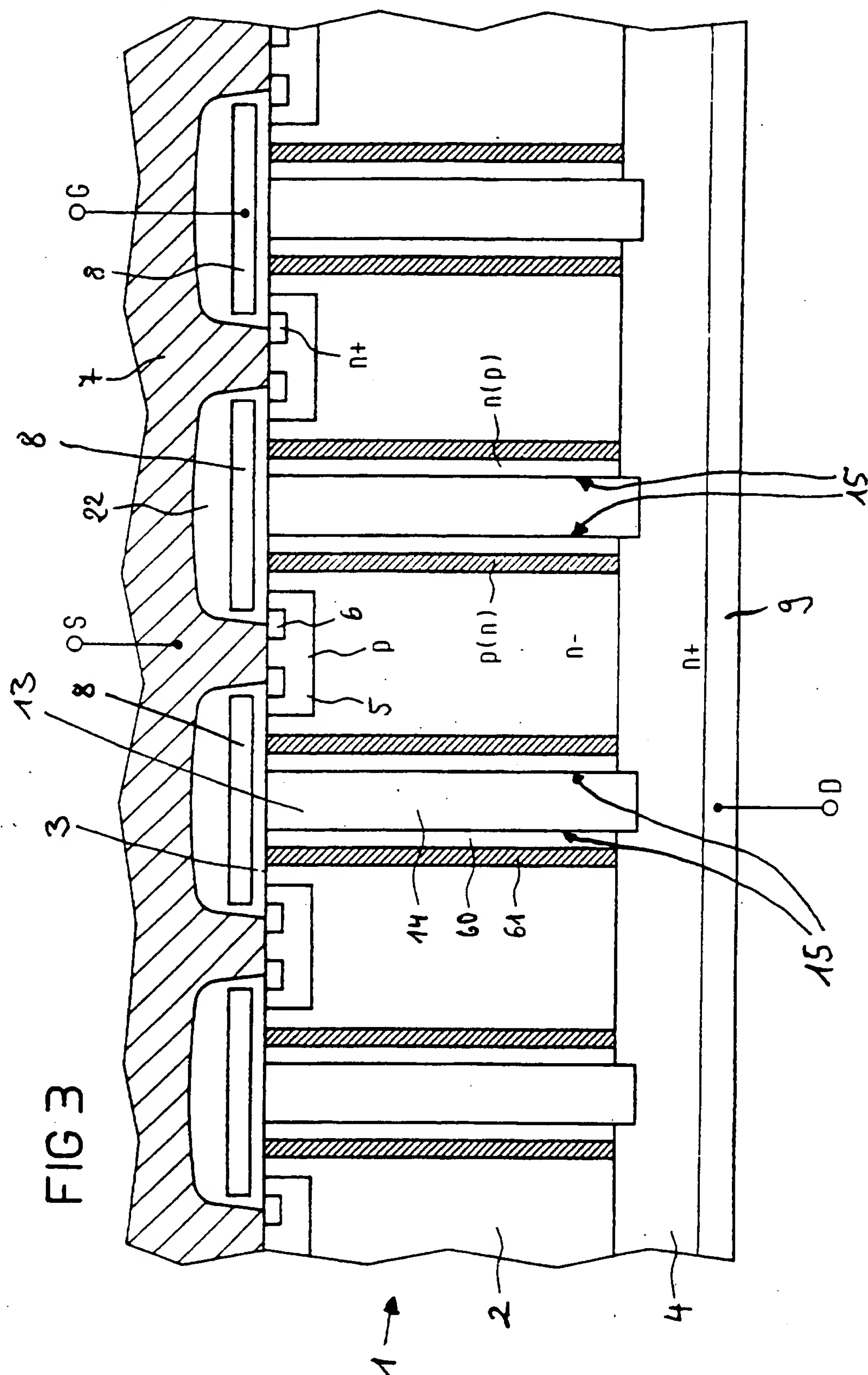
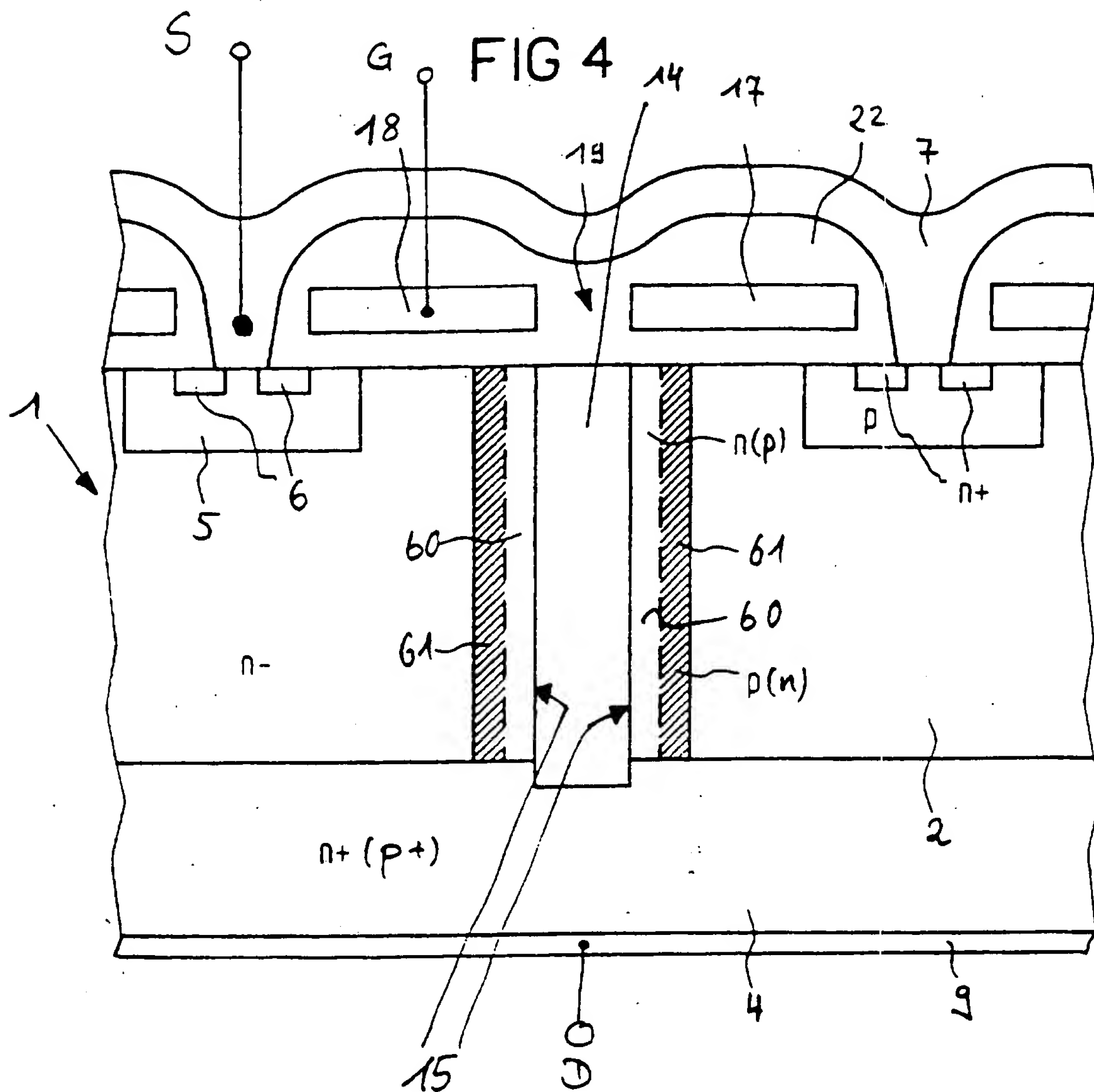


FIG 6











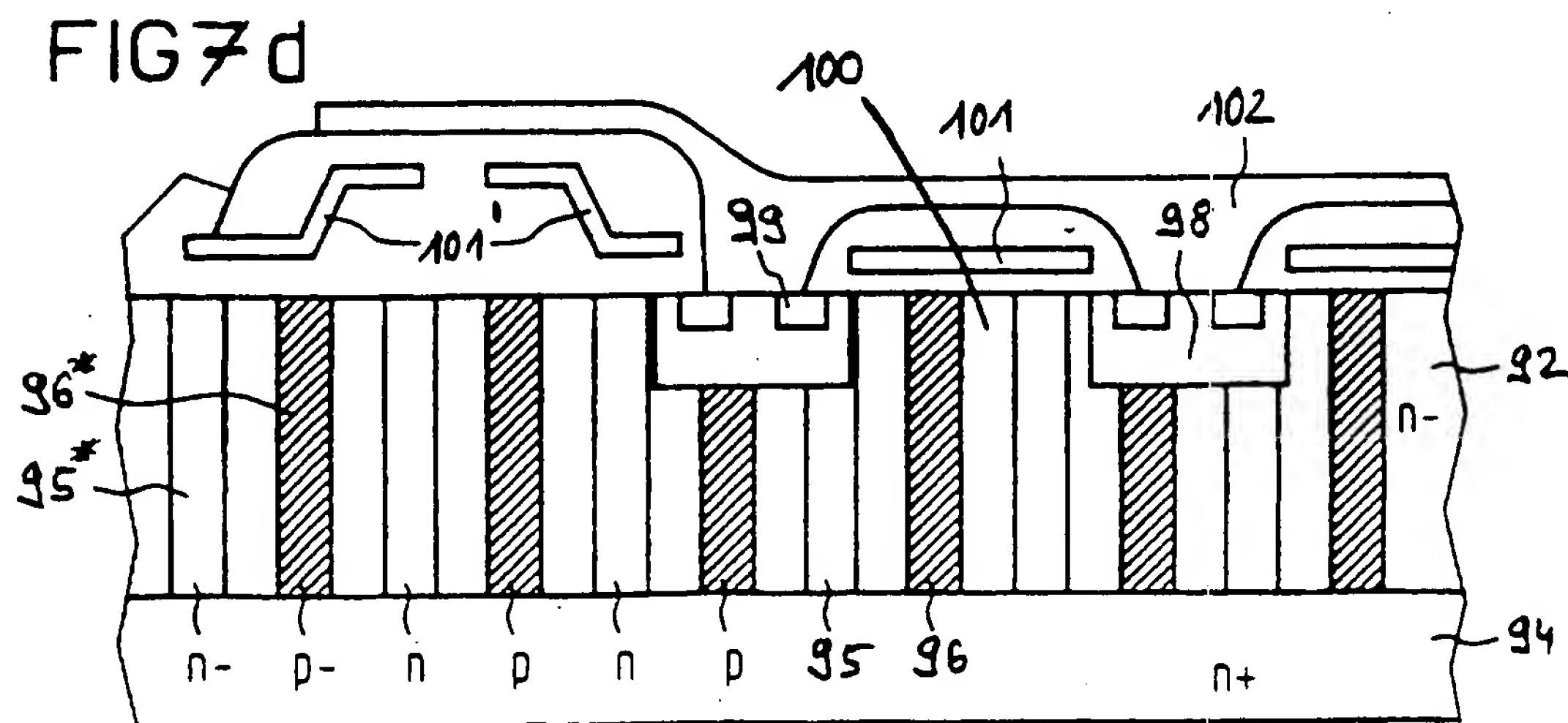
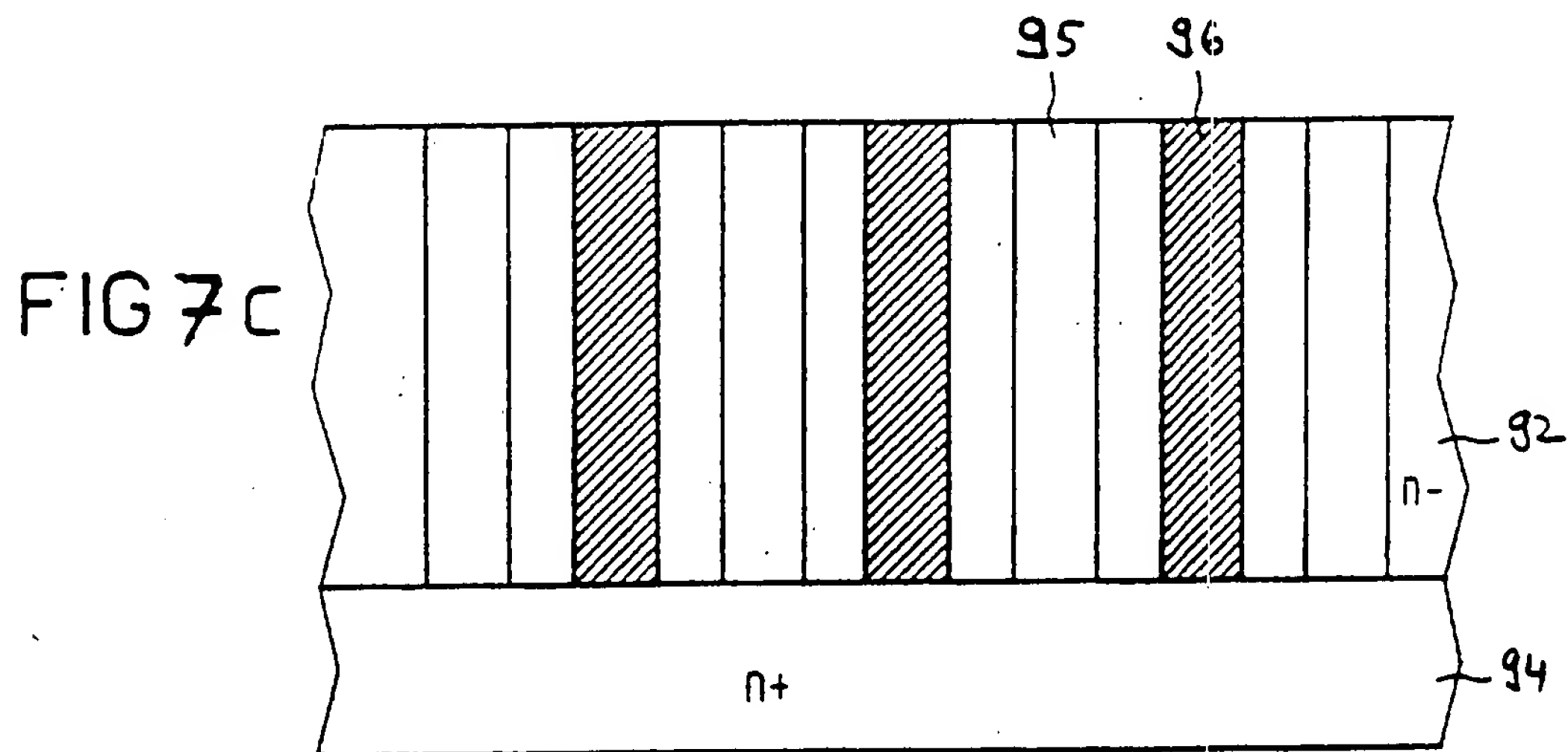
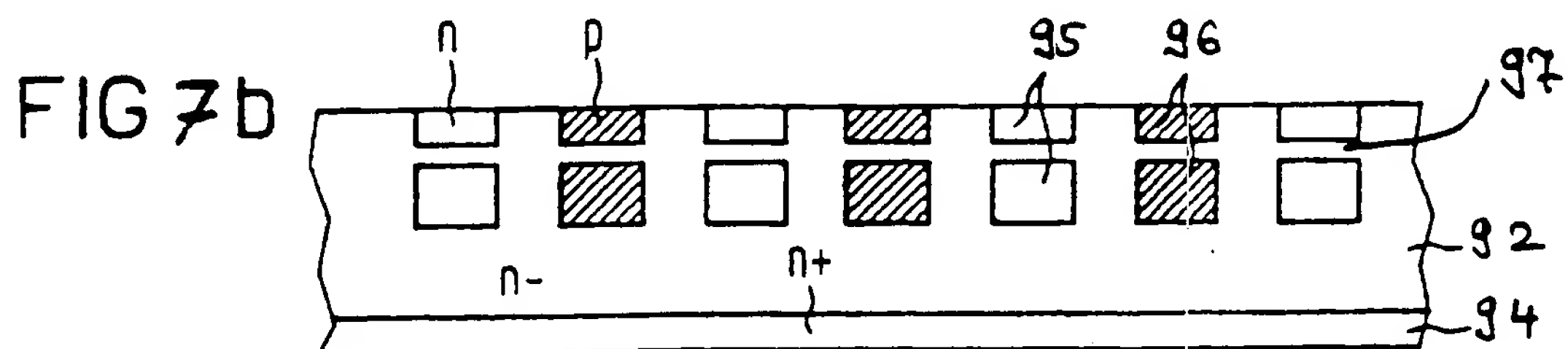
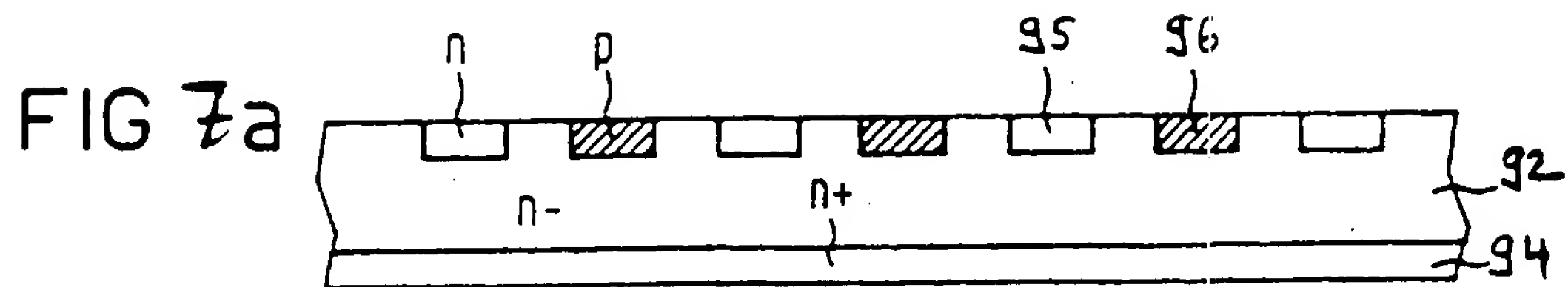


FIG 8a

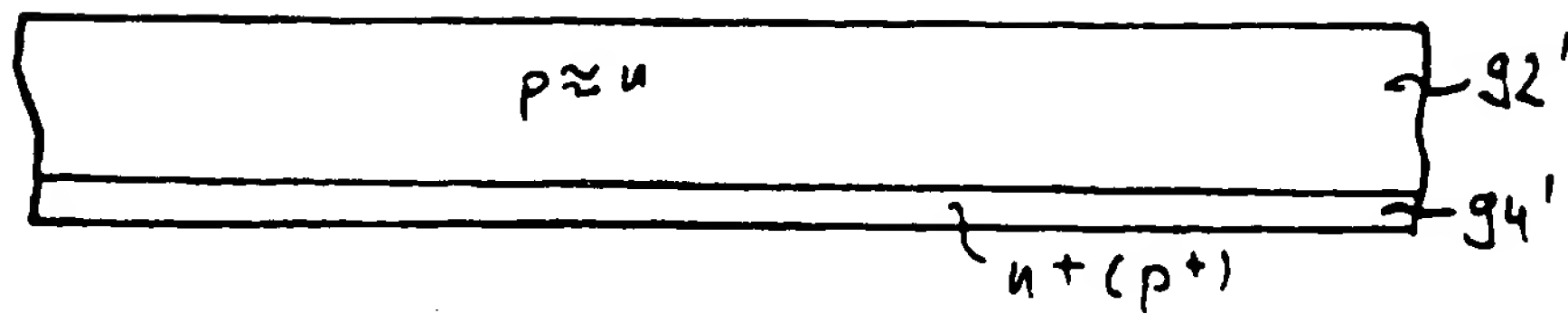


FIG 8b

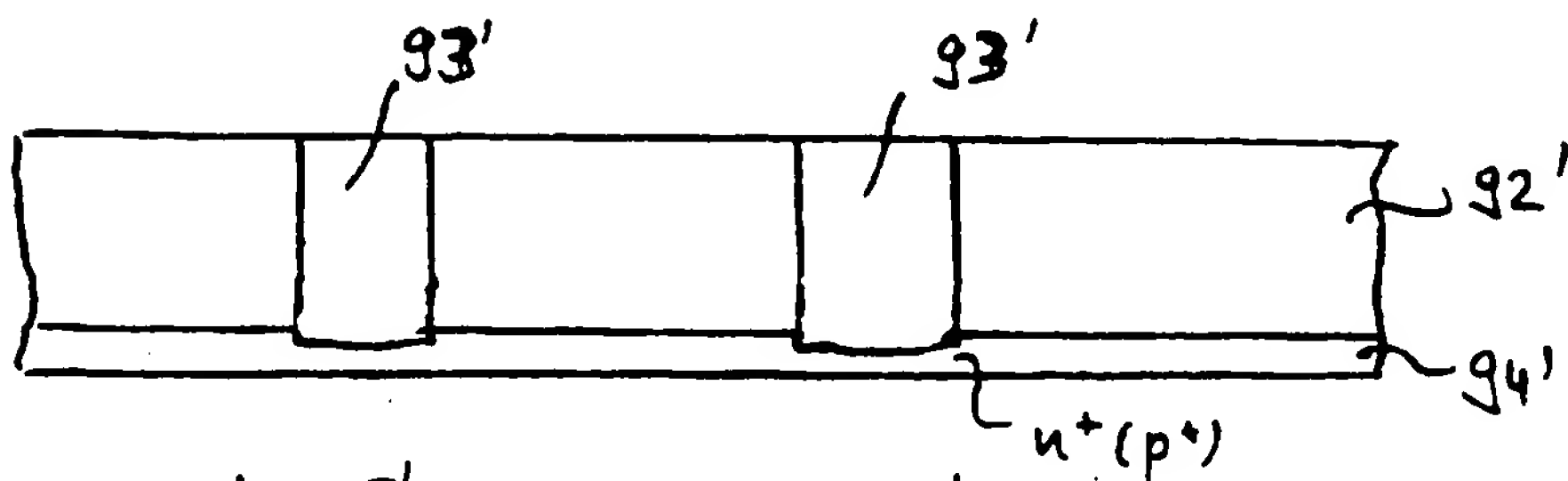
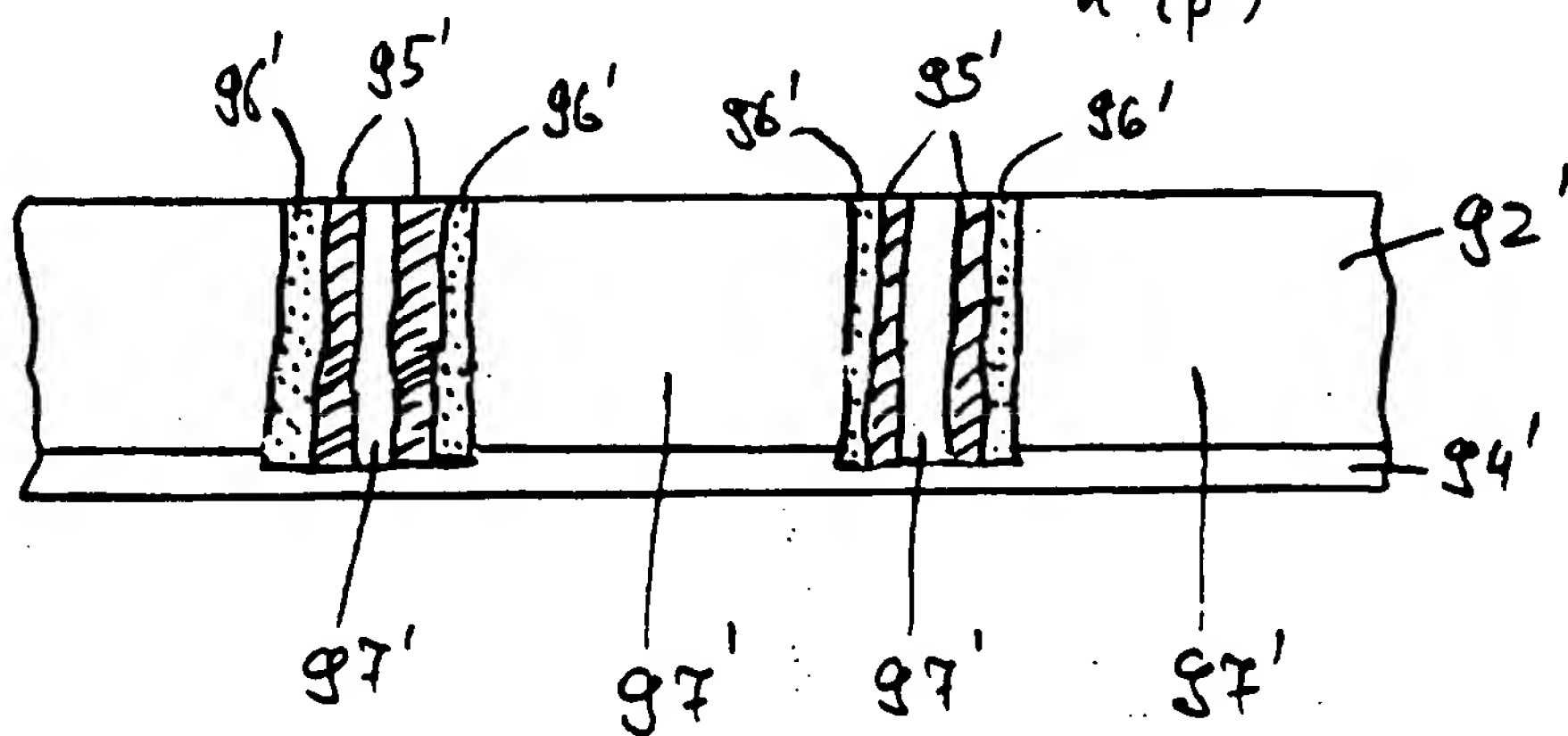


FIG 8c



## INTERNATIONAL SEARCH REPORT

Intern. Application No.  
PC1/DE 97/00182A. CLASSIFICATION OF SUBJECT MATTER  
IPC 6 H01L29/78 H01L29/739 H01L29/10 H01L29/06 H01L21/225  
H01L21/331 H01L21/336

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
IPC 6 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 216 275 A (CHEN) 1 June 1993 cited in the application see the whole document ---	1-5, 11, 12
X	DE 43 09 764 A (SIEMENS AG) 29 September 1994 see the whole document ---	1-5, 13, 14
A	US 4 242 690 A (TEMPLE VICTOR A) 30 December 1980 see abstract; figures 24-29 ---	6
A	FR 2 557 367 A (THOMSON CSF) 28 June 1985 see page 6, line 31 - page 8, line 3; figure 2 --- -/-	6-8

☒ Further documents are listed in the continuation of box C.☒ Patent family members are listed in annex.

## \* Special categories of cited documents:

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \* & \* document member of the same patent family

Date of the actual completion of the international search

27 May 1997

Date of mailing of the international search report

11-06-1997

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax (-31-70) 340-3016

Authorized officer

Mimoun, B

## INTERNATIONAL SEARCH REPORT

International Application No

PC/DE 97/00182

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 5 111 254 A (LEVINSON MARK ET AL) 5 May 1992 see column 5, line 46 - line 61; figure 3 ---	1,5,11, 15
A	DE 41 07 909 A (MITSUBISHI ELECTRIC CORP) 26 September 1991 see abstract; figure 7A ---	1,5
X	PATENT ABSTRACTS OF JAPAN vol. 016, no. 347 (E-1240), 27 July 1992 & JP 04 107867 A (MATSUSHITA ELECTRON CORP), 9 April 1992, see abstract ---	13,14
X	US 5 313 082 A (EKLUND KLAS H) 17 May 1994 see the whole document ---	13,14
X	EP 0 114 435 A (PHILIPS NV) 1 August 1984 see the whole document ---	13,14
X	EP 0 634 798 A (PHILIPS ELECTRONICS NV) 18 January 1995 see the whole document ---	13,14
A	GB 2 089 118 A (PHILIPS ELECTRONIC ASSOCIATED) 16 June 1982 see abstract; figure 1 -----	7

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 97/00182

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5216275 A	01-06-93	CN 1056018 A	06-11-91
DE 4309764 A	29-09-94	JP 7007154 A	10-01-95
		US 5438215 A	01-08-95
US 4242690 A	30-12-80	CH 659542 A	30-01-87
		DE 2922334 A	20-12-79
		JP 55006887 A	18-01-80
		NL 7904444 A,B,	10-12-79
		US 4374389 A	15-02-83
FR 2557367 A	28-06-85	NONE	
US 5111254 A	05-05-92	NONE	
DE 4107909 A	26-09-91	JP 3270273 A	02-12-91
		US 5155574 A	13-10-92
US 5313082 A	17-05-94	EP 0612110 A	24-08-94
		JP 6291263 A	18-10-94
EP 0114435 A	01-08-84	CA 1200620 A	11-02-86
		JP 1370621 C	25-03-87
		JP 59119864 A	11-07-84
		JP 61034262 B	06-08-86
		US 4626879 A	02-12-86
EP 0634798 A	18-01-95	BE 1007283 A	09-05-95
		AU 6742494 A	19-01-95
		CA 2127645 A	13-01-95
		CN 1103206 A	31-05-95
		HU 68222 A	28-06-95
		JP 7038097 A	07-02-95
		US 5473180 A	05-12-95
GB 2089118 A	16-06-82	NONE	

# INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen  
PCT/DE 97/00182

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES  
IPK 6 H01L29/78 H01L29/739 H01L29/10 H01L29/06 H01L21/225  
H01L21/331 H01L21/336

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 6 H01L

Recherchierte aber nicht zum Mindestprüfstoff gehorende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 5 216 275 A (CHEN) 1. Juni 1993 in der Anmeldung erwähnt siehe das ganze Dokument ---	1-5, 11, 12
X	DE 43 09 764 A (SIEMENS AG) 29. September 1994 siehe das ganze Dokument ---	1-5, 13, 14
A	US 4 242 690 A (TEMPLE VICTOR A) 30. Dezember 1980 siehe Zusammenfassung; Abbildungen 24-29 ---	6
A	FR 2 557 367 A (THOMSON CSF) 28. Juni 1985 siehe Seite 6, Zeile 31 - Seite 8, Zeile 3; Abbildung 2 ---	6-8
	-/-	

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

\*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

\*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

\*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

\*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

\*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

\*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X\* Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderscher Tätigkeit beruhend betrachtet werden

\*Y\* Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann nicht als auf erfinderscher Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

\*Z\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

2

Datum des Abschlusses der internationalen Recherche

27. Mai 1997

Absenddatum des internationalen Recherchenberichts

11-06-1997

Name und Postanschrift der Internationalen Recherchenbehörde  
Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+ 31-70) 340-2040, Tx. 31 651 epo nl,  
Fax (+ 31-70) 340-3016

Bevollmächtigter Hediensleiter

Mimoun, B

## INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PC1/DE 97/00182

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 5 111 254 A (LEVINSON MARK ET AL) 5.Mai 1992 siehe Spalte 5, Zeile 46 - Zeile 61; Abbildung 3 ---	1,5,11, 15
A	DE 41 07 909 A (MITSUBISHI ELECTRIC CORP) 26.September 1991 siehe Zusammenfassung; Abbildung 7A ---	1,5
X	PATENT ABSTRACTS OF JAPAN vol. 016, no. 347 (E-1240), 27.Juli 1992 & JP 04 107867 A (MATSUSHITA ELECTRON CORP), 9.April 1992, siehe Zusammenfassung ---	13,14
X	US 5 313 082 A (EKLUND KLAS H) 17.Mai 1994 siehe das ganze Dokument ---	13,14
X	EP 0 114 435 A (PHILIPS NV) 1.August 1984 siehe das ganze Dokument ---	13,14
X	EP 0 634 798 A (PHILIPS ELECTRONICS NV) 18.Januar 1995 siehe das ganze Dokument ---	13,14
A	GB 2 089 118 A (PHILIPS ELECTRONIC ASSOCIATED) 16.Juni 1982 siehe Zusammenfassung; Abbildung 1 -----	7



# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlich. n. die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PC1/DE 97/00182

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5216275 A	01-06-93	CN 1056018 A	06-11-91
DE 4309764 A	29-09-94	JP 7007154 A	10-01-95
		US 5438215 A	01-08-95
US 4242690 A	30-12-80	CH 659542 A	30-01-87
		DE 2922334 A	20-12-79
		JP 55006887 A	18-01-80
		NL 7904444 A,B,	10-12-79
		US 4374389 A	15-02-83
FR 2557367 A	28-06-85	KEINE	
US 5111254 A	05-05-92	KEINE	
DE 4107909 A	26-09-91	JP 3270273 A	02-12-91
		US 5155574 A	13-10-92
US 5313082 A	17-05-94	EP 0612110 A	24-08-94
		JP 6291263 A	18-10-94
EP 0114435 A	01-08-84	CA 1200620 A	11-02-86
		JP 1370621 C	25-03-87
		JP 59119864 A	11-07-84
		JP 61034262 B	06-08-86
		US 4626879 A	02-12-86
EP 0634798 A	18-01-95	BE 1007283 A	09-05-95
		AU 6742494 A	19-01-95
		CA 2127645 A	13-01-95
		CN 1103206 A	31-05-95
		HU 68222 A	28-06-95
		JP 7038097 A	07-02-95
		US 5473180 A	05-12-95
GB 2089118 A	16-06-82	KEINE	